

(43) Date of publication of application: 26.04.2002

G11B 7/0045, H01S 5/042

(71) Applicant: **HITACHI LTD**

(72) Inventor: **ASADA AKIHIRO**

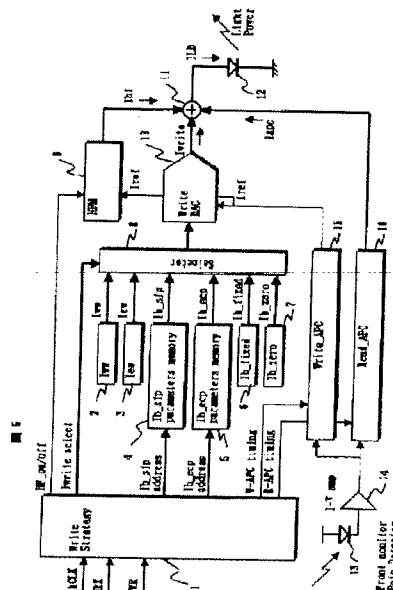
HOSHINO TAKASHI

**KUREBAYASHI MASAOKI**

the semiconductor laser. Also, the position of front edge of the light emitting pulse is made minutely variable by changing the value of the 1st driving current  $I_{b1}$ .

COPYRIGHT: (C)2002,JPO

**SOLUTION:** This method is constituted in such a manner that a 1st driving current  $I_b$  of the current value smaller than a threshold current  $I_{th}$  for oscillation of a semiconductor laser and a 2nd driving current  $I_w$  of the current value larger than the threshold current  $I_{th}$  for oscillation are furnished, and the rise and fall characteristics of the recording light pulse are improved by means of changing the driving current of the semiconductor laser to the 2nd driving current  $I_w$  from the 1st driving current  $I_b$ , then changing it, after the specified time, to a 3rd driving current  $I_b'$  of the current value smaller than the threshold current  $I_{th}$  for oscillation of



(19) 日本国特許庁 (J P)

(A) 報許特開公 (12)

(11) 特許出願公開番号  
特開2002-123963  
(P2002-123963A)

(43) 公開日 平成14年4月26日(2002.4.26)

(5D)Int.Cl. <sup>7</sup>	識別記号	F I	7/125	7/0045	7-73-1*(参考)
G 1 1 B	7/125	G 1 1 B	7/125	7/0045	C 5D090
	7/0045				A 5D119
H 0 1 S	5/042	H 0 1 S	5/042		5F073
	6 3 0				

審査請求 未請求 請求項の数10 OL (全 14 頁)

(21) 出版番号 特願2000-318234(P2000-318234)

(71) 出願人	000005108	株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地 浅田 昭広 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 部内
(72) 発明者		飯光 敏光 茨城県ひたちなか市稲田1410番地 株式会社日立製作所 部内
(74) 代理人	100075096	弁理士 作田 康夫

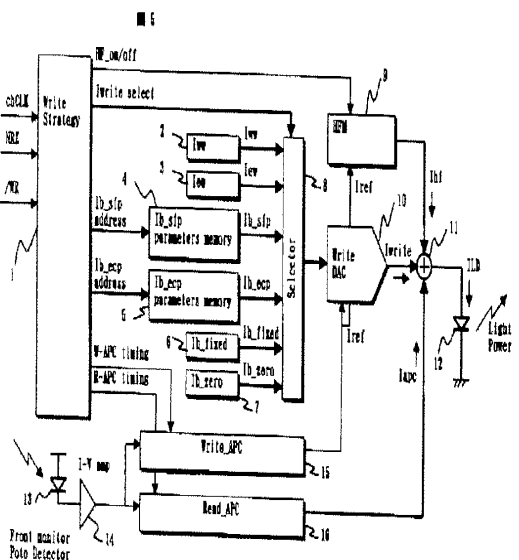
最終頁に記入

(54) 【発明の名称】 半導体レーザー駆動方法およびこれを用いた光ディスプレイ装置

(57) 【要約】

【課題】記録速度のより高速化にともない、光パルスの上立ち時間 $\tau_r$ と立下り時間 $\tau_f$ がチャージンタルクローツ周期 $T$ に対し相対的に増加し、記録特性の安定性が劣化する。また同時にピークエッジ位置を制御するステップ幅も微小化(DVD 10倍速時 0.1 $\mu$ s オーダ)し、実用的な表現性が懸念される。

【解決手段】半導体レーザの発振閾値電流 $I_{th}$ より小さい電流値の第1の駆動電流 $I_1$ と発振閾値電流 $I_{th}$ より大きい電流値の第2の駆動電流 $I_2$ を有し、半導体レーザの駆動電流を第1の駆動電流 $I_1$ から第2の駆動電流 $I_2$ に変化させ、所定時間後、半導体レーザの発振閾値電流 $I_{th}$ より小さい電流値の第3の駆動電流 $I_3$ に変化させることにより記録用光パルスの立上り、立下り特性を改善する。また、第1の駆動電流 $I_1$ の値を変更することにより発光パルスの前縁エッジ位置を微小可変する。



# 【特許請求の範囲】

【請求項１】半導体レーザより出力される光ノボルスを用いて、半導体レーザの発振閾値電流より小さい電流値において、半導体レーザの発振閾値電流より大きい電流値の第１の駆動電流と発振閾値電流より大きい電流値の第２の駆動電流を有し、半導体レーザの駆動電流を第１の駆動電流から第２の駆動電流に変化させることにより、光ノボルス上に情報を記録するための光ノボルスを生成することを特徴とする半導体レーザ駆動方法。

【請求項２】前記半導体レーザの駆動電流を、前記第１の駆動電流から前記第２の駆動電流に変化させ、所定時間後、該半導体レーザの発振閾値電流より小さい電流値の第３の駆動電流に変化させることにより、１つの光ノボルスを生成し、デイクス上に記録するべく、１つの光ノボルス上にレーザの列をデイクスに照射することにより、デイクスの半導体レーザ駆動方法。

【請求項３】前記半導体レーザの駆動電流を、前記第１の駆動電流から前記第２の駆動電流に変化させ、デイクス上に記録するべく、１つの光ノボルスに時間経過後、該半導体レーザの発振閾値電流より小さい電流値の第３の駆動電流に変化させることにより、１つの光ノボルスを生成し、これを光デイクスに照射することにより、デイクス上にレーザを形成することを特徴とする請求項１記載の半導体レーザ駆動方法。

【請求項４】前記光ノボルスを形成する光ノボルスのうち、少なくとも１つの光ノボルスを発光するにあたり、発光前の前記第１の駆動電流の値を記録するべく、１つの光ノボルスに可変することを特徴とする請求項２記載の半導体レーザ駆動方法。

【請求項５】前記光ノボルスの発光前の前記第１の駆動電流の値を記録するべく、１つの光ノボルスに可変することを特徴とする請求項３記載の半導体レーザ駆動方法。

【請求項６】前記第３の駆動電流の値を記録するべく、１つの光ノボルスに可変することを特徴とする請求項２または４記載の半導体レーザ駆動方法。

【請求項７】前記半導体レーザの発振閾値電流より大きく、かつ前記第２の駆動電流より小さい第４の駆動電流を有し、前記光ノボルスの最後の光ノボルスの発光後、所定時間経過後、半導体レーザの駆動電流を該第１の駆動電流から第４の駆動電流に変化させることを特徴とする請求項２または４記載の半導体レーザ駆動方法。

【請求項８】半導体レーザより出力される光ノボルスを用いて、デイクス上に情報を記録する光デイクス装置において、記録すべき情報に対応した記録値化信号を発生する記録値化信号発生手段と、該記録値化信号に対応して、半導体レーザを駆動する半導体レーザ駆動手段とを有し、該半導体レーザ駆動手段は、半導体レーザの発振閾値電流より小さい電流値の第１の駆動電流と該発振閾値電流より大きい電流値の第２の駆動電流を有し、半

導体レーザの駆動電流を第１の駆動電流から第２の駆動電流に変化させることにより、半導体レーザを駆動し、該半導体レーザより出力される光ノボルスを用いて、光デイクス上に情報を記録することを特徴とする光デイクス装置。

【請求項９】半導体レーザを駆動する駆動電流により、半導体レーザから出力される光ノボルスを用いて、デイクス上に情報を記録する光デイクス装置において、前記半導体レーザを駆動する駆動電流は、少なくとも、半導体レーザの発振閾値電流より小さい第１の駆動電流から、該発振閾値電流より大きい第２の駆動電流に変化し、前記第１の駆動電流値を変化させることにより、前記光ノボルスの立ち上がり特性を制御することを特徴とする半導体レーザ駆動方法。

【請求項１０】請求項９記載の半導体レーザ駆動方法であって、前記半導体レーザを駆動する駆動電流は、少なくとも、半導体レーザの発振閾値電流より小さい第１の駆動電流から、該発振閾値電流より大きい第２の駆動電流に変化し、さらに、半導体レーザの発振閾値電流より小さい第３の駆動電流に変化するノボルス状の駆動電流からなり、前記第３の駆動電流値を変化させることにより、前記光ノボルスの立ち下がり特性を制御することを特徴とする半導体レーザ駆動方法。

## 【発明の詳細な説明】

【０００１】  
【発明の属する技術分野】本発明は半導体レーザ駆動方法およびこれを用いた光デイクス装置に関する。特に、レーザ光などの照射により情報を記録する光デイクス装置において、高速記録を可能にする半導体レーザ駆動方法およびこれを用いた光デイクス装置に関する。

【０００２】

【従来の技術】光デイクス装置はその記憶容量の大容量化とともに、高速記録、高速再生化が要求されている。特に高速再生および高速記録は年毎にそのスピードを向上させることが要求されている。

【０００３】記録可能な光デイクス媒体には、一度だけ記録が可能な追記型と、記録・消去が何度でも可能な書換え型がある。追記型の光デイクスは記録層に色素系材料等を用い、これを半導体レーザの光ノボルスで照射部分の温度を所定温度以上に上昇させ、照射部分の記録層の反射率を恒久的に変化させることにより情報を記録する。

【０００４】書換え型の光デイクスとしては、光磁気効果を利用した相変化記録媒体や、可逆的な結晶状態の変化を利用した相変化記録媒体などがある。光磁気記録媒体では半導体レーザからの光ノボルスで照射部分の温度を所定温度以上に上昇させ、照射部分の記録層の磁化の向きを所定の方向に向かせることにより情報の記録（結晶化および非晶質化）を実現するために異なるが、少なくとも２つのレベルの光ノボルスを用いる。結晶化は記録層の結晶

化温度より十分に高く、融点よりは低い温度まで照射部分の記録層を加熱することにより行われる。非晶質化は融点より高い温度まで照射部分の記録層を過熱し急冷することによって行われる。

【0005】これらの記録媒体の記録方法は上記したように半導体レーザーからの光パルスで記録層の温度を制御することにより行われる。実際には熱拡散によるマーク長の拡大、あるいは相変化媒体の場合、再結晶化によるマーク長の短縮等により必ずしも所望のマーク長が得られない。そこで記録の光パルスを分割し、個々の分割光パルスの時間幅を短くすることで記録層内の温度分布を調整することが一般的に行われている。特に相変化媒体では、分割光パルス毎に高温化と急冷を繰り返すことにより記録マーク長に対応したマーク（非晶質化）を形成している。以下この分割光パルスをマルチパルスとも称す。

【0006】上記の熱拡散によるマーク長の拡大あるいは再結晶化によるマーク長の短縮のマーク長に対する比率は、デイスク上の最短マーク長（長手方向サイズ）と光スポットサイズの相対的大きさに強く依存し、高密度記録化するほど顕著となる。このため3T、4T、5T等の短いマークを記録する場合はそのマーク長の拡大、縮小を考慮してマーク長に対応して分割光パルス列の先頭パルスあるいはラストパルスの時間的位置あるいはパルス幅を制御して所望のマーク長となるようにしている。以下この制御をアダプティブ制御と称す。また前記光パルスの分割方法およびアダプティブ制御を合わせてライストラネジと称す。

【0007】このような光デイスク媒体の高速記録化を行う場合、光パルスの時間幅はその記録スピードに反比例して小さくなる。例えば、DVD-RAMの場合で考えてみる。4.7Gbyteの記憶容量をもつDVD-RAM（2倍速）の場合、チャンネルクロックは58MHz（周期 $T_w=17ns$ ）でパルスの最小幅は $T_w/2=8.5ns$ である。これを4倍速にした場合、チャンネルクロックは116MHz（周期 $T_w=8.5ns$ ）で光パルスの最小幅は $T_w/2=4.25ns$ となる。さらに10倍速にした場合、チャンネルクロックは292MHz（周期 $T_w=3.4ns$ ）で光パルスの最小幅は $T_w/2=1.7ns$ となる。

【0008】また、アダプティブ制御のステップは、2倍速時0.5nsステップで制御しているので4倍速時は比例的に0.25nsステップで、10倍速時は0.1nsステップで制御する必要がある。

【0009】一方、現状の光パルスの立上り時間 $T_r$ 、立下り時間 $T_f$ は1nsないし2nsである。この値は現状2倍速時では最小光パルス幅(8.5ns)に対し、 $T_r$ 、 $T_f$ 時間(2ns)は十分小さく、ほぼ矩形的に出力できることを意味しているが、4倍速時には最小光パルス幅(4.3ns)と同等になり台形波形的になり、さらに10倍速時では最小光パルス幅(1.7ns)より $T_r$ 、 $T_f$ 時間が大きくなり、三角波的となってしまう。光パルスが三角波的になると記録層の高

温化とその急冷動作が行えなくなってしまう、高速記録が不可能となってしまう。

【0010】光パルスの立上り時間 $T_r$ 、立下り時間 $T_f$ を決めている要因の1つは半導体レーザーを電流駆動するレーザーダイオードの駆動電流自身の立上り時間、立下り時間である。記録の場合には100mAオーダーの大電流を扱うためそのドライバの出力段素子を大きくする必要があり、この素子サイズに比例して浮遊容量も増加する。このため出力電流の変化もこの容量および出力段素子の内部抵抗で急激な変化ができない。2つ目は、半導体レーザー自身が持つ浮遊容量の影響である。一般的に数十pFの容量をもっている。3つ目はレーザードライバと半導体レーザー間の配線のインダクタンスおよび浮遊容量である。これらの容量、インダクタンスの影響で半導体レーザーに流れる電流の変化が妨げられているためである。

【0011】この光パルスの立上り、立下り時間を考慮して、高速記録を可能とする工夫が文献：Optical Data Storage 14-17 May 2000 Post dead line Papers PD 1: "HighSpeed Rewritable DVD up to 20m/s with Nucleation-Free Eutectic Phase-Change Material of Ge (Sb70Fe30)+Sb"にて提案されている。

【0012】【発明が解決しようとする課題】前記文献では、高速記録時の最小光パルス幅の短時間化を避けるために記録光パルスの分割方法を工夫している。具体的には、従来DVD 2倍速時、 $T_w$ （チャンネルクロックの周期）単位でマルチパルスを生成（最小パルス幅 $=T_w/2=8.5ns$ ）したのに対し、DVD 4倍速の高速記録時には、2Twを単位にしてマルチパルスを形成し、最小パルス幅を $T_w=8.5ns$ としている点である。DVDの変調方式の場合、マーク長は3Twから11Twまでである。2Twを単位としているためマーク長が偶数の場合と奇数の場合でその記録光パルスの分割方法を変えている。

【0013】この方法をさらに高速記録のDVD 8倍速に適用すると、4Tw単位でマルチパルスを生成し、最小光パルス幅を $2T_w=8.5ns$ にすることはできるが、4Tw単位とするため、3Twから11Twの各マーク長でその記録光パルスの分割方法を変える必要がある。言い換えると3Twから11Twの9種類のマークに対してそれぞれ分割方法が異なることになる。

【0014】この文献の提案方法の第1の問題点は、記録スピードが高速になるほど、アダプティブ制御の範囲（対称となるマーク長）が拡大することである。従来 $T_w$ を単位にした記録光パルスの分割方法は、マーク長に対応して分割光パルスが1つずつ増えることになり、6Tw以上のマークに関しては、マークの先頭部と尾部の分割光パルスの列のバタレン（パルス幅とその間隔）を同一にすることができ、（熱拡散の状態をほぼ同一にすることができる）ので、アダプティブ制御は6Tw以上のマークを1つのグループとして扱うことができる。しかし、

2Tを単位にした場合は分割パルス数が少なくなり熱制御が粗くなるので、プー先頭部と尾部の分割パルス列パターン、つまり熱的变化が偶数プー長と奇数プー長とで異なり、6T以上のプーを奇数と偶数の2グループに分けてアダプテイズ制御を必要がある。さらに、4Twを単位にした場合は一段と分割パルス数が少なくなる(1OTwで最大3個の光パルス)ので9種類全て分割パルスパターンが異なり、全てのプーに対してそれぞれ独立にアダプテイズ制御を必要がある。このアダプテイズ制御範囲の拡大はアダプテイズ制御パラメータの増加、回路規模の増大(アダプテイズ制御回路の複雑さとアダプテイズパラメータを学習するために必要となる各プー長のエッジ位置検出回路等の複雑さの増大)となる。さらに光ダイオード装置に光ダイオードをコーティングした時に行うアダプテイズ制御パラメータの学習において、その学習時間の増大を招く。

【0015】第2の問題点は、CAV (Constant Angular Velocity) 記録の場合、ダイスクの内周と外周で記録速度が約2.5倍の差があり、このため記録速度に対応してライストラテジをnT単位からn+1T単位等に切り替える必要がある。また、高速記録化においては以下の点を考慮する必要がある。

【0017】1つは、高速記録時に光パルスの立上り、立下り時間Tr、Tfがチャネルクロック周期Twに対して相対的に増加する点である。前記方法で高速記録時でも最小光パルス幅は一定値以上になることができるが、高速記録化によりTw時間が短くなるのに対し、その光パルスのTr、Tfは従来と同様に1nsないし2nsのままである。Twに対するTrの比率は、DVD 2倍速時がTr/Tw=2ns/17ns=0.1であるが、DVD 10倍速時がTr/Tw=2ns/3.4ns=0.6となる。Twを基準に考えると高速記録になるほど光パルスは相対的にだんだんとパワールベールが上昇および下降することになる。これは、ダイスク面上で考えると光パルスのTr、Tf区間の領域が増大することになり熱的影響の範囲が拡大(等面的に光スポットサイズの増大)する。結果的にアダプテイズ制御範囲の拡大とともに、形成されるプーのエッジ位置の安定性が劣化する。本来、低速記録時と同様なTr/Tw比率あるいは、所定値以下のTr/Tw比率で高速記録することが必要である。

【0018】1つは、高速記録化に伴いアダプテイズ制御のスレッホ幅がより微小化する点である。前述のようにDVD 10倍速時0.1ns単位となる。原理的には10GHzクロックを用いてそのクロックを計数する方法とか0.1ns単位の遅延素子をシリーズ接続し、その内の対応する遅延量のタップを選択する方法等により0.1nsスレッホの光パルス位置制御が考えられる。しかし、超高速動作およびこれに伴う消費電力等の点から実用的な実現性が懸念される。

【0019】本発明の目的は記録用光パルスの立上り時

間Tr、立下り時間Tfを改善し高速記録を可能にすることにある。また、これにより同一のライストラテジでCAV記録を可能にする。

【0020】また本発明の他の目的は、記録用光パルスの位置を制御するアダプテイズ制御のスレッホ幅を微小化し高速記録時のアダプテイズ制御を可能にすることである。

【0021】

【課題を解決するための手段】本発明の目的を達成するために、半導体レーザの発振閾値電流Ithより小さい電流値の第1の駆動電流Ibと発振閾値電流Ithより大きい電流値の第2の駆動電流Iwを有し、半導体レーザの駆動電流を第1の駆動電流Ibから第2の駆動電流Iwに変化させ、その後所定時間後、第1の駆動電流Ibに変化させるようにした。

【0022】本発明の他の目的を達成するために、光パルスを発光するにあたり、発光前の該第1の駆動電流Ibの値を記録するプー長に対応して可変するようにした。

【0023】本発明は駆動電流変化に対する半導体レーザの光出力応答特性、特に緩和振動とその発振遅延を利用したものである。半導体レーザの発振閾値電流Ith以上の値で駆動電流をパルス的に変化させた場合は、光出力はその駆動電流に比例した光パワータ出力する。光出力の立上り時間Tr、立下り時間Tfは、駆動回路(レーザドライバ)から半導体レーザ端までの配線のインダクタンスおよび浮遊容量および半導体レーザ自身が有する浮遊容量の影響で、レーザドライバ出力の駆動電流の立上り時間、立下り時間より短くなることはない。具体的にはレーザドライバの駆動電流のTr、Tfはおおよそ1nsないし1.5nsであり、結果的に光パルスのTr、Tfは2ns前後になっ

てゐる。

【0024】しかし、駆動電流を発振閾値電流Ith以下からIth以上にに変化した場合は、光出力の応答は前述とは異なる挙動を示す。図1にその様子を示す。図1の(1)に示すように、駆動電流をIthより小さい駆動電流IbからIthより大きい駆動電流Iwに変化させた場合(ここではその変化を理想的に矩形的に変化するとしている。また配線の影響および半導体レーザ自身の浮遊容量等の影響もないものとしている)、図1の(2)に示すように、半導体レーザの発振に寄与するキャリア密度NIは、駆動電流Ibに対応したキャリア密度Nbから駆動電流Iwに対応したキャリア密度Nthに達する。発振閾値のキャリア密度Nthに達すると発光を開始するが、1)キャリア密度の増加、2)これによる光子密度と誘導放出の増加、3)誘導放出に伴う光子密度と誘導放出の減少、4)キャリア密度減少による光子密度と誘導放出の減少がそれぞれ時間遅れを伴って繰り返されるため、いわゆる緩和振動を起す。この緩和振動の周波数はおよそ2GHzから4GHzで

ある。この緩和振動は数nsで減衰し、光出力パワーは駆動電流 $I_{w}$ に対応する値 $P_{w}$ に漸近する。この光出力の様子を図1の(3)に示している。

【0025】緩和振動周波数を2GHz(周期0.5ns)とすると、発振開始後、緩和振動周期 $T_{re}$ の1/2以下の時間0.25nsで光出力 $P_{w}$ に達する。別の言い方をすれば、緩和振動を利用することにより光ノボースの立上り時間 $T_r$ はおよそ0.25nsになると言える。緩和振動周波数が4GHzの半導体レーザーを用いれば、光ノボースの立上り時間 $T_r$ を0.125nsにすることが可能となる。

【0026】この値は従来の $I_{th}$ 以上の電流で駆動電流を変化させた場合の $T_r$ 値(およそ2ns前後)に比べ約1桁の改善を行うことができる。

【0027】再生時に光出力の戻り光による雑音増加を抑圧するいわゆる高周波重量は上記の緩和振動を利用したものである。駆動電流のノボース幅を重量する周波数を200MHzから500MHzオーダに上げることによって狭くし、緩和振動の1周期あるいは2周期で発光を停止するようにしている。駆動電流は矩形波ではなく、正弦波を重畳し、その電流値が $I_{th}$ 以下値から $I_{th}$ 以上の値の間を変化させている。緩和振動は駆動電流の $T_r$ 、 $T_f$ には直接的には依存せず、緩和振動状態から発振状態に至るまでの時間を発振遅延 $T_d$ と称す。この発振遅延 $T_d$ は、 $I_{th}$ 以下の駆動電流 $I_b$ の値に依存する。 $I_b$ の値が小さいほど発振遅延 $T_d$ が大きくなる。この様子を図2に示す。駆動電流 $I_b$ を $I_b(L)$ とこれより大きい $I_b(H)$ の場合で比較する。 $I_b(L)$ の場合はキヤリア密度 $N_b(L)$ の状態から発振閾値キヤリア密度 $N_{th}$ に至って発光を開始する。 $I_b(H)$ の場合はキヤリア密度 $N_b(H) > N_b(L)$ から発振閾値キヤリア密度 $N_{th}$ に至って発光を開始する。図2の(2)に示す様に、発光開始前のキヤリア密度 $N_b$ に比例して発振遅延 $T_d$ は小さくなっていく。この結果、光出力は図2の(3)に示す様に、 $I_b$ の値によって光ノボースの立上りエッジ位置が変化するようになる。この発振遅延 $T_d$ は $I_b=0$ のとき1nsオーダーである。よって、 $I_b$ の値を $I_{th}$ の間で可変することにより0nsから1nsオーダーの光ノボースの立上りエッジ位置を制御することが可能である。 $I_b$ の可変スレープより細かくすれば、0.1nsスレープオーダーの制御が可能となる。図3および図4に、より現実的な駆動電流波形( $T_r$ 、 $T_f=1$ ないし2ns。半導体レーザーの浮遊容量等を考慮し、実質的に発光に寄与する注入電流波形)に対する光出力の様子を示している。図3は駆動電流 $I_b$ に対する変化( $I_b$ から $I_w$ その後 $I_b'$ )させた場合(図中(a))と $I_{th}$ 以下から $I_{th}$ 以上に変化( $I_b$ から $I_w$ その後 $I_b$ )させた場合(図中(b))を示している。(a)の駆動電流が $I_{th}$ 以上で変化した場合は、半導体レーザーは常に発振状態にあり、そのキヤリア密度は発振閾値キヤリア密度 $N_{th}$ に保持されており、光出力は駆動電流波形に線形的に対応する。駆動電流波形の立上り、立下り時間を $T_{re}$ 、 $T_{fe}$ とす

ると光出力の立上り、立下り時間 $T_r$ 、 $T_f$ は $T_r=T_{re}$ 、 $T_f=T_{fe}$ となる。(b)の駆動電流を $I_{th}$ 以下から $I_{th}$ 以上に變化させた場合は、前述と同様に発振遅延 $T_d$ (駆動電流の立上り時間 $T_{re}$ の影響で図1の場合より多少大きくなるが)後、緩和振動を開始し発光ノボースの立上り時間 $T_r$ を改善できる。

【0029】発光ノボースの立下り時間 $T_f$ も $I_{th}$ 以上の駆動電流から $I_{th}$ 以下の駆動電流にすることによって改善できる。駆動電流の立上り時間 $T_{re}$ 、立下り時間 $T_{fe}$ は駆動回路(レーザーダイバ)自身の内部抵抗および浮遊容量、駆動回路から半導体レーザー端までの配線のインダクタンスおよび浮遊容量とさらに半導体レーザー自身が有する浮遊容量の影響による。よってこれらは使用する駆動回路、配線、半導体レーザーの組み合わせて決まり、一定の時定数で電流変化をする。よって、図3の(1)に示すように、 $I_w$ から $I_b'$ ( $I_{th}$ 以上)に変化する場合と $I_w$ から $I_b$ ( $I_{th}$ 以下)に変化する場合は、電流変化に対する10%から90%に要する時間は同じであるが、 $I_w$ から $I_b$ ( $I_{th}$ 以下)に変化する場合は、 $I_b'$ ( $I_{th}$ 以上)に変化する場合より早く $I_b'$ 値を通過し立下り時間 $T_{fe}$ 後に $I_b$ ( $I_{th}$ 以下)になる。よって、光出力は図3の(3)に示すように立下り時間も改善される。 $I_b$ ( $I_{th}$ 以下)の値をよりゼロにするほど立下り時間 $T_f$ を改善することができる。

【0030】図4は図3と同様な駆動電流波形の場合で、発振遅延 $T_d$ を駆動電流 $I_b$ ( $I_{th}$ 以下)を変えることにより変化させる様子を示している。前記した図2の場合と同様に $I_b$ の値により発振遅延 $T_d$ を変え、光ノボースの立上り位置を制御することができる。

【0031】

【発明の実施の形態】以下、本発明の実施例を図面を用いて説明する。

【0032】(1)実施例の構成

(1.1)全体構成

図5に本発明の1実施例の構成を示す。1はチャネルクロック信号 $\text{chCLK}$ に同期して供給される記録2値化信号NRZおよびWrite/Readの動作モードを制御する信号/WRをもとに駆動電流波形(いわゆるライトストロジ)を生成するための各種制御信号を出力するライトストロジ部、2は記録光/パワーPw(Write Power)に対応する駆動電流 $I_{w}$ の指示値を記憶するレジスタ、3は消光光/パワーPe(Erase Power)に対応する駆動電流 $I_{ew}$ の指示値を記憶するレジスタ、4は先行スベース長と記録レーク長の組み合わせて対応した駆動電流 $I_{b\_step}$ 値を記憶するメモリ、5は記録レーク長と後続スベース長の組み合わせて対応した駆動電流 $I_{b\_ecp}$ 値群を記憶するメモリ、6は予め定められた駆動電流 $I_{b\_fixed}$ 値を記憶するレジスタ、7は駆動電流値がゼロなる $I_{b\_zero}$ を記憶するレジスタ、8は2から7のレジスタおよびメモリからの出力値の内、ライトストロジ部1からの $I_{w}$ のselect信号をもとに1つの値を選択し、Write DAC 10に供給す

るセクタである。1 0はセクタ8の出力値に対応した電流を出力するDAC (Digital to Analog Converter) である。9は高周波重畳を行うために高周波電流信号を出力するHFM (High Frequency Modulator)、1 2は半導体レーザ、1 3は半導体レーザ1 2の出力パワーステージのフォトダイオード、1 4はフォトダイオード1 3の出力電流を電圧に変換する1-V amp、1 5は1-V amp 1 4の出力より記録時の発光パワー（平均値）を検出し、記録発光パワーの基準値との差に対応した電流Irefをwrite DAC 10の基準電流として、またHFM 9の出力電流の基準電流として供給するwrite-APC部、1 6は1-V amp 1 4の出力より再生時あるいは記録中のスベース時の発光パワーを検出し、再生発光パワーの基準値との差に対応した電流Iapc（以下これをRead-APC電流Iapcと称す）を出力するRead-APC部である。1 1はWrite DAC 1 0からの出力電流IwriteとHFM 9からの出力電流IhfおよびRead-APC部の出力電流Iapcを加算し半導体レーザ1 2に供給する加算部である。この加算部は実際には各電流源の出力電流をワイヤード加算する構成である。

【0 0 3 3】（1 . 2）駆動電流 Iw, Ie, およびボトム駆動電流Ib群

Iwレジスタ2がセクタ8で選択されたとき、駆動電流Iw指示値はWrite DAC 1 0で電流変換され記録電流IwriteとしてIapc電流に加算され、半導体レーザ1 2の駆動電流ILDはILD=Iapc + Iw=Iwになる。このとき半導体レーザ1 2はWrite Power Pwを発光する。Iwレジスタ3がセクタ8で選択されたときは、同様に駆動電流Iew指示値はWrite DAC 10で電流変換されIapc電流に加算され、半導体レーザ1 2の駆動電流ILDはILD=Iapc + Iew=Ieになり、Erase power Peを発光する。

【0 0 3 4】駆動電流Ib\_sfp群は、フリーストリス生成の駆動電流Iwを駆動する直前の駆動電流を設定する電流指示値であり、駆動電流Ib\_eep群は、フリーストリス生成後、駆動電流Iewを駆動する直前の駆動電流指示値である。Ib\_fixedは上記のタイミング以外の駆動電流Iwを駆動する直前の駆動電流指示値である。またIb\_zeroは再生時にWrite DAC 10の出力電流Iwriteをゼロにするための電流指示値である。これら、Ib\_sfp、Ib\_eep、Ib\_fixed、Ib\_zeroのいずれかがセクタ8によって選択された場合でも半導体レーザ1 2の駆動電流ILD値が発振閾値電流Ith以下となるように予め設定しておく。例えば、メモリ4のIb\_sfpが選択された場合、駆動電流ILDは、ILD=Iapc + Ib\_sfp = IbとなるがIb<IthとなるようにIb\_sfpを設定しておく。Ib\_sfp、Ib\_eep、Ib\_fixed、Ib\_zero選択時の半導体レーザ1 2の駆動電流ILDをボトム駆動電流Ibとする。前述のようにIb<Ithとしているので、この時半導体レーザ1 2は非発振状態にある。この状態から半導体レーザ1 2の駆動電流ILDをIw (Write power Pw対応) や、Ie (Erase power Pe対応) に変化させると、前述図1、図3で示したように発振遅延

Td後、緩和振動を伴い発光し、高速の立ち上がり時間Trの光ノリスを得る。

【0 0 3 5】（1 . 3）adaptive parameter memory Ib\_sfp, Ib\_eep

図6の（1）にIb\_sfp値群を記憶するメモリ4のアドレスと対応する記憶値Ib\_sfpの様子を示す。この実施例では先行Space長と記録Mark長をそれぞれ3Tw、4Tw、5Twおよび6Tw以上の4つのグループに分け、先行Space長と記録Mark長の組み合わせで、1 6通りのIb\_sfpの値を記憶している。このIb\_sfpの値を変えることにより、半導体レーザ1 2のボトム駆動電流Ib (1th以下) が、先行Space長と記録Mark長の組み合わせで変えることでその後Iwに駆動電流が変化するときの発振遅延Tdが変化し、発光パルスの立ち上がりエッジ位置を制御する。図6の（2）にIb\_eep値群を記憶するメモリ5のアドレスと対応する記憶値Ib\_eepの様子を示す。メモリ4と同様に記録Mark長と後続Space長の組み合わせで、1 6通りのIb\_eepの値を記憶している。Ib\_sfpと同様に、このIb\_eepの値を変えることにより、ボトム駆動電流Ib (1th以下) に対応して、その後Ieに駆動電流が変化するときの発振遅延Tdが変化し、Erase発光パルスの立ち上がりエッジ位置を制御する。

【0 0 3 6】（1 . 4）High Frequency Module

図7にHFM 9の構成およびその動作を説明する。9\_1はHFM 9の出力振幅を設定するHF\_AMPレジスタ、9\_2はHF-AMPレジスタ9\_1の出力値に対応した電流を出力するHF-AMP DAC (Digital to Analog Converter)、9\_3はHF-AMP DAC 9\_2の出力電流をHFM 9の出力電流Ihfとして出力するスイッチ、9\_4は高周波で発振する発振器、9\_5はライオストラナジクタ1からのHFM制御信号HF\_on/offがon状態のとき、発振器9\_4の周期でスイッチ9\_3をon/offし、HF\_on/offがoff状態のとき、HFM9の出力電流がゼロになるようにスイッチ9\_3を制御するHF\_control回路である。HF\_AMP DAC 9-2の出力電流をIhfとすると、HF\_on/offがon状態のとき、HFM 9の出力電流はIhfとIhf値を発振器9-4の発振周期で繰り返し返す。つまり、HFM 9は振幅Ihfで最小値ゼロ、最大値Ihfの高周波信号を出力する。

【0 0 3 7】（1 . 5）Write\_APC, Read\_APC部

図8にWrite\_APC部15とRead\_APC部16の構成を示す。まず、Read\_APC部16の構成およびその動作を説明する。16-1はLPF (Low Pass Filter)、16-2はSample/Hold回路、16-3はSample/Hold回路16-2の出力とRead Power基準電圧16-4を比較し、その差に対応した電圧を電流に変換する抵抗、16-5は差動アンプ16-3の出力電圧を電流に変換する抵抗、16-6は入力電流を電流増幅する電流アンプである。Sample/Hold回路16-2はライオストラナジクタ1より出力されるタイミング信号R-APC timingで制御される。CD-RやDVD-Rの追記型の場合には、Write mode中においてもマーク記録時以外のタイミング (Spaceタイ

ミソング)でSample状態となるように制御される。このR-APC部16はRead時および上記Spaceタイミソングでの半導体レーザ12の発光PowerがRead Power基準電圧に対応するPowerとなるように出力電流Iapcを制御する。通常Read Powerは1mW前後に設定される。

【0038】Write\_APC部15はRead\_APC部16と同様な要素で構成される。15\_1kはLPF、15\_2kはSample/Hold回路、15\_3kはSample/Hold回路15\_2の出力でWrite Power基準電圧15\_4と比較し、その差に対応した電圧を出力する差動アンプ、15\_5kは差動アンプ15\_3の出力電圧を電流に変換するテイク尾、15\_6kは入力電流を電流増幅する電流アンプである。Sample/Hold回路15\_2kはライオストラテジ部1より出力されるタイミソング信号W-APC timingsで制御される。このWrite\_APC部15kは、アーク記録時の半導体レーザ12の出力Powerを所定値Irwにするための回路であり、アーク記録中あるいは記録中にSample状態とし、この間の平均出力光パワーを検出することにより所定値光パワーPwを推定し、この値が所定値となるように、その出力電流Irefを制御する。

【0039】(2)実施例の動作  
以上、本発明の各構成要素について説明した。以下本発明の全体動作および詳細動作を各種ライオストラテジに対応して説明して行く。

【0040】(2.1)書換え型媒体に適用した場合  
図9に書換え型媒体に適用した場合の本発明の動作を示している。図9の(1)はチャネルクロック信号chCLK、(2)は2値化記録信号NRZ(delayed)。ライオストラテジ部1に入力されるNRZ信号はこのNRZ(delayed)信号よりアーク、スベース長を検出するための時間分(例えば12T)先行している。ここでは、2値化記録信号と記録電流波形との関係(いわゆるライオストラテジ)を示している。(3)は半導体レーザ12を駆動する駆動電流ILD(ここでは説明の煩雑さを避けるため、駆動電流の立上り、立下り時間は省略し、矩形上で示している。実際には図3、図4で示したように立上り、立下り時間Trc、Tfcを有している)、(4)は光出力波形、(5)はWrite/Read modeを制御する信号W/Rを示している。

【0041】(2.1.1)各電流値と発振閾値電流Ithとの大小関係  
まず、Iapc電流、Ihf電流および記録電流Iwriteの電流値関係を明らかにしておく。

【0042】Read時の場合(Write信号がWrite状態=Low)、HF\_on/off信号がon状態となり、HFMより振幅Ihfで最小値ゼロ、最大値Ihfの高周波電流とRead\_APC 16の出力電流Iapcの加算値が半導体レーザ12を駆動する。このときFront Monitorに受光した半導体レーザ12の光パワーがRead Power基準電圧16\_4に対応する基準光パワーより小さい場合は、Read\_APC部16はIapc電流を増加させる。逆に大きい場合はIapc電流を減少させる。このライオストラテジにより発光パワーが基準パワーに一致

するように動作する。

【0043】Iapc、IhfとIthの関係  
$$Iapc < Ith < Iapc + Ihf$$
のように、Iapc電流は発振閾値電流Ithより小さく、Iapc + Ihf電流はIthより大きくすることにより緩和振動を発生させる。そして高周波で駆動することにより緩和振動周期の1ないし2周期間で駆動電流をIth以下にして短い光パルスを生じさせ出力光と戻り光の干渉および発振開始時の戻り光の影響をなくしRead時の戻り光による雑音増加を抑圧する。

【0044】HFM 9からの高周波電流は、スイッチ9\_3でon/offして発生しているが、記録電流が立上り、立下り時間を持つていいるのと同様に、Write DAC 10、Read\_APCの出力段浮遊容量、半導体レーザ端までの配線のインダクタンス、浮遊容量および半導体レーザ12自身の有する容量等により電流変化が高周波になるほど三角波的から正弦波的になる。この結果、Ihfを大きくするほど、Iapcは小さくなり、駆動電流Ihf+IapcがIthを超える期間が短くなりより短期間の光パルスを出力する。装置の小型化に伴い半導体レーザ12から光ダイオードまでの光路長が短くなるにつれ、一般的によりIhfを大きくして光パルスの期間を短くするようにしている。

【0045】記録時には、HFM 9の出力電流はゼロとなるように制御されるが、Read時のIapc電流は、Sample/Hold回路16\_2でホールドされた状態になる。DVD-RAM(2倍速)の場合、記録セクタ単位ごとにその先頭部に予め記録されているセクタアドレス等をReadするためにWrite/read modeを切替える。その周期は約50.75msである。このホールドされたIapc電流にセクタ8kにより選択した記録電流Iwriteが加算され半導体レーザ12を駆動する。【0046】Write Power Pwに対応する電流Iwを選択した時の半導体レーザ12の駆動電流をIw、Erase Power Pexに対応する電流Iexを選択したときの半導体レーザ12の駆動電流をIex、同様にIb\_sfp選択時、Ib\_cep選択時、Ib\_fixed選択時およびIb\_zero選択時の半導体レーザ12の駆動電流をIb(sfp)、Ib(cep)、Ib(fixed)およびIb(zero)とすると、

$$\begin{aligned} Iw &= Iapc + Iw \\ Iex &= Iapc + Iw \\ Ib(sfp) &= Iapc + Ib_sfp \\ Ib(cep) &= Iapc + Ib_exp \\ Ib(fixed) &= Iapc + Ib_fixed \\ Ib(zero) &= Iapc + Ib_zero = Iapc \end{aligned}$$

なんとすれば Ib\_zero = 0であり、かつIthとの大小関係は

$$Iapc = Ib(zero) \leq Ib(sfp), Ib(cep), Ib(fixed) < Ith < Iex < Iw$$

のようにポット駆動電流Ib(zero)、Ib(sfp)、Ib(cep)、Ib(fixed)を設定する。この電流値関係を図9の(3)に縦軸として示している。

【0047】(2.1.2)動作および動作タイミソング



write mode時、ライストラテジ部14は、チャンネルクロックclkと2値化記録信号NRZより、マーク長、スペース長を検出し、予め定められたタイミングでセクタ8を制御して記録電流Iwrite切替え記録電流波形を生成する。図9の例では、(a)First Pulse、(b)multi-pulse chain、と(c)last Pulseでマークを記録する記録電流波形を構成している。

【0048】検出したマーク長に対応して、multi-pulse chainを構成するpulseの数を覚えて各マーク長に対する記録電流波形を生成する。スペース部では、電流Iewを選択し、Erase電流Ieで、デイスク上にスペースを形成する。

【0049】NRZ signal (delayed)の立上り時点で電流Iewの選択から電流Ib\_sfpの選択に切替える。ここで、先行スペース長を3Tw、記録マーク長を8Twとするとライストラテジ部14はIb\_sfp address値として3S-6M値(ここでは6Tw以上を1つのサブマーク制御グループとしているので)をNTZ signal (delayed)の立上り時点より先行して出力する。Ib\_sfp parameters memory 4はこのアドレス値に対応して予め記憶しているIb\_sfp(3S-6M)値を出力する。この値がIb\_sfpとしてセクタ8で選択されIwrite DAC 10に供給される。NRZ signal(delayed)の立上り時点からTstfp\_fixed時間後、ライストラテジ部14は電流Iuwを選択する。その後Tfp時間後、電流Ib\_fixedを選択する。このTfp時間からFirst Pulseのアドレス幅になる。図中区間(3)から(6)の各2区間がmulti-pulse chain区間で、各2区間ごとに、電流Iuwの選択とTfp時間後電流Ib\_fixedの選択を繰り返す。Tfp時間がmulti-pulseのアドレス幅になる。図中区間(7)の開始時点で電流Iuwを選択し、その後Tfp時間後電流Ib\_cepを選択する。Tfp時間からIast Pulseのアドレス幅になる。ここで後続のスペース長を4Twとすると、ライストラテジ部14は、Ib\_cep address値として6M-4S値をlast pulseの立上りエッジより先行して出力する。Ib\_cep parameters memory 5はこのアドレス値に対応して予め記憶しているIb\_cep (6M-3S)値を出力する。この値がIb\_cepとしてセクタ8で選択されIwrite DAC 10に供給される。NRZ signal (delayed)の立上り時点でライストラテジ部14は電流Iewを選択し、Erase電流Ieでデイスク上にスペースを形成する。Read mode時は、ライストラテジ部14はIb\_zeroを選択し、Write DAC 10の出力電流をゼロにする。

#### 【0050】(2. 1. 3) 光出力波形

図9の(4)に、上記した半導体レーザー12の駆動電流波形ILDに対応した光出力波形を示している。前述したようにポトム駆動電流Ibを発振閾値電流Ithより小さくしているのので、各光出力パルスは緩和振動を伴い急峻に立ち上がる。緩和振動周期を0.5ns(2GHz)とすると約0.25nsの急峻な立上り時間Tfが得られる。First pulseの電流立上りエッジ前の駆動電流Ib\_sfpを先行スペース長と記

録マーク長に対応して可変することにより、発振遅延時間Tdを可変する。これにより光出力のFirst pulseの立上りエッジ位置Tstfpをサブマークに微小制御することができ、同様に、Erase pulseの電流立上りエッジ前の駆動電流Ib\_cepを記録マーク長と後続スペース長に対応して可変することにより、光出力のErase pulseの立上りエッジ位置Tcepをサブマークに微小制御することができる。このサブマーク制御により高速記録時のデイスク上のマークエッジを所望の位置にすることができ

#### 【0051】(2. 1. 4) Write APC制御

半導体レーザー12の発振閾値電流Ithと発光のスロープ効率nは温度依存性がある。温度が高くなるほど、Ithは増加し、スロープ効率nは低下する。Ithの増加に対しては、Read APC部16が、Read Powerが所定値になるようにIapc電流を増加させる。スロープ効率nの低下に対してはIwrite\_APC部15が所定のIwrite PowerとなるようにIref電流を増加させる。Iref電流はIwrite DAC 10の基準電流となっており、Irefの増加に対応してIwrite DAC 10の出力電流Iwriteが増加する。このそれぞれのフィードバックループによりRead PowerおよびWrite Powerが一定化される。本実施例では、Write APC部15の出力電流IrefをHFM 9にも供給しHFMAMP DACの基準電流としている。これはスロープ効率nの低下に対応して高周波電流の振幅Ithを増加させる。記録電流Iwriteと高周波電流の振幅IthをIwrite\_APCのIrefで同一の比率で制御することにより、スロープ効率nが変化しても記録電流Iwriteと高周波電流の振幅Ithの電流比率を常に一定にしている。この結果、温度変化に対しても発振閾値電流IthとIwrite電流Iw、Erase電流Ie、各種ポトム駆動電流Ibの大小関係および比率が変化せず、同一の光出力波形を得ることができ

【0052】(2. 2) 追記型媒体(DVD-R)に適用した場合

図10に追記型媒体、例えばDVD-Rに適用した場合の動作を示している。図9と同様に、図10の(1)はチャンネルクロック信号clk、(2)はNRZ signal(delayed)、(3)は半導体レーザー12を駆動する駆動電流ILD、(4)は光出力波形、(5)はIwrite/Read modeを制御する信号/WRを示している。各電流値と発振閾値電流Ithの関係は前述と同じである。

【0053】書換え型媒体の場合と大きく異なる点は、スペース期間の半導体レーザー12の駆動電流である。書換え型媒体の場合にはErase電流Ieで駆動するが、追記型媒体の場合にはRead Powerと同等の電流で駆動する。図10の例ではスペース期間も高周波重畳を行いRead modeと同じ状態にしている。よって、ライストラテジ部14は、追記型媒体の場合には、Read mode時とともに、Write mode時でのSpace期間においてもHF\_on/off信号をHFM 9n状態にする。また同時にIb\_zeroをセクタ8で選択し

記録電流Iwriteをゼロにする。

【0054】記録駆動電流波形は前述と同様に、NRZ signal (delayed) の立上り時点で電流Ib\_zeroの選択から電流Ib\_sfpの選択に切替える。Ib\_sfpの値は先行スベース長と記録ワーク長に対応した値がIb\_sfp parameter memory 4より供給される。NRZ signal (delayed) の立上り時点からTsfp\_fixed時間後、電流Iwを選択して駆動電流を立上げ、その後Tfp時間後Ib\_fixedを選択する。図中(3)から(7)の各Tw区間はmulti-pulse区間で各Tw区間ごとに、電流Iwの選択とTimp時間後電流Ib\_fixedの選択を繰り返す。図中区間(8)の開始時点で電流Iwを選択し、その後Tfp時間後電流Ib\_zeroを選択する。この例の場合、電流のfirst pulseの立上りの電流Iwを先行スベース長と記録ワーク長で可変し、光出力のfirst pulseの立上りエッジ位置Tsfpをアナログ制御している。

【0055】図10の(4)に上記駆動電流による光出力波形を示している。図9の例と同様に各光出力パルスは緩和振動を伴い急峻に立ち上がる。また、first pulseの電流立上りエッジ前の駆動電流Ib\_sfpを先行スベース長と記録ワーク長に対応して可変することにより、発振遅延時間を可変する。これにより光出力のfirst pulseの立上りエッジ位置Tsfpをアナログに微小制御することができる。

【0056】(2. 3) 追記型媒体(CD-R)に適用した場合

図11に追記型媒体、例えばCD-Rに適用した場合の動作を示している。前図と同様に、図11の(1)はチャネルクロック信号chCLK、(2)はNRZ signal (delayed)、(3)は半導体レーザー12を駆動する駆動電流ILD、(4)は光出力波形、(5)はwrite/read modeを制御する信号WRを示している。各電流値と発振閾値電流Ithの関係は前述と同じである。

【0057】図10のDVD-Rの場合と大きく異なる点は、ワークを形成する記録電流波形が1つの電流パルスで形成されている点である。NRZ signal (delayed) の立上り時点で電流Ib\_zeroの選択から電流Ib\_sfpの選択に切替える。Ib\_sfpの値は先行スベース長と記録ワーク長に対応した値Ib\_sfp parameter memory 4より供給される。NRZ signal (delayed) の立上り時点からTsfp\_fixed時間後、電流Iwを選択した駆動電流を立上げる。その後、NRZ signal (delayed) の立下り時点から1Tw前に電流Ib\_fixedを選択する。DVD-Rの場合と同様に、電流Ib\_sfpの立上りの電流Ib\_sfpを先行スベース長と記録ワーク長で可変し、光出力のfirst pulseの立上りエッジ位置Tsfpをアナログ制御している。

【0058】図11の(4)に上記駆動電流による光出力波形を示している。光出力パルスは緩和振動を伴い急峻に立ち上がる。また、駆動電流の立上りエッジ前の駆動電流Ib\_sfpを先行スベース長と記録ワーク長に対応して

可変することにより、発振遅延時間を可変する。これにより光出力の立上りエッジ位置Tsfpをアナログに微小制御することができる。

【0059】(2. 4) 高速CAV記録への適用例

図12に高速CAV記録へ適用した場合の動作を示している。図中(1)はCAV内周記録のタイミングを、図中(2)はCAV外周記録のタイミングを示している。この例は、記録電流波形をmulti-pulse chainで構成し、1つのパルス幅は内周記録の場合も外周記録の場合も同じパルス幅Twdthとしている。外周ほど記録パルスのdutyが上がり、記録速度に対応して単位時間当りのデイズクへの供給エネルギーを高めている。各電流パルスは発振閾値電流Ith以下のボトム駆動電流Ibからwrite電流Iw(>Ith)に変化させTwdth時間後再びボトム駆動電流Ibにすることにより、光パルスの立上り時間Tr、立下り時間Tfを前述と同様に改善している。このTr、Tfの改善により高速でもmulti-pulseが生成できるので内周と同じライストラスティング(駆動電流波形)で高速の外周も記録が可能となる。また、先頭の駆動電流パルスの立上りエッジ前の電流をIb\_sfpにすることにより、先行スベース長と記録ワーク長に対応して光パルスの立上りエッジを制御することができる。

【0060】(2. 5) 駆動電流の時間軸制御と発振遅延制御の組み合わせ

今まで説明した例では、光パルスのエッジ位置制御をボトム駆動電流Ibの電流値を変え、発振遅延時間Tdを変えることにより行う例を示したが、従来行われていた記録電流パルスのエッジ位置を制御する方法と発振遅延時間Td制御する方法を組み合わせ、光パルスエッジ位置の制御範囲の拡大と伴に制御スレップの微小化を図ることができる。

【0061】図13に上記組合せの動作の様子を示している。図中(1)は半導体レーザー12の駆動電流ILD、図中(2)は駆動電流ILD対応する光出力を示している。ここでは記録電流パルスエッジ制御の最小スレップをΔTとしている。図中①は時刻t0で電流Ib1(<Ith)からwrite電流Iw(>Ith)に変化させ、図中②は同じ時刻t0で電流Ib2(<Ib1<Ith)からwrite電流Iwに変化させた場合である。図中③は前記ΔT後の時刻t1で電流Ib1からwrite電流Iwに変化させ、図中④は同じ時刻t1で電流Ib2からwrite電流Iwに変化させた場合である。記録電流③に対応する光出力は④に対応する光出力に対して、ボトム電流Ibは②に対応する光出力は④に対応する光出力に対して、この差に対応して遅延して出力する。この図ではIb1とIb2の発振遅延時間の差ΔTdをΔT/2とした例である。Ibをより細かく分割できる。

【0062】この組合せにより高速記録時、記録電流パ

ルスエッジ位置を微小制御する遅延素子群の超高速動作およびこれに伴う消費電力の増加等を緩和することができ、実用化が可能となる。

【〇〇63】(2.6)光磁気記録媒体への適用  
光記録パルス幅を緩和振動周期の複数周期としたが、駆動電流のパルス幅をより小さくすることにより光記録パルス幅を緩和振動周期の1周期分とした極微小のパルスを生成できる。これを利用することにより、より微細なエッジを高速で記録することが可能となる。

【〇〇64】  
【発明の効果】本発明により記録用光パルスの立上り特性および立下り特性を改善でき高速記録化が可能となる。これにより低速から高速まで同一のライストラテジとすることができCAVの連続記録が可能となる。また記録用光パルスの前縁エッジ位置を微小に制御することができるので高速記録時のマージエッジ位置の制御が可能となる。

#### 【図面の簡単な説明】

- 【図1】半導体レーザの緩和振動を説明する図
- 【図2】半導体レーザの発振遅延を説明する図
- 【図3】ボトム電流 $I_b$ の値による光出力応答差を示す図
- 【図4】ボトム電流 $I_b$ により光パルスエッジを可変する様子を示す図
- 【図5】本発明の実施例の構成図
- 【図6】ボトム電流パルスを記憶するメモリの内容を示す図
- 【図7】HFM (High Frequency Module) の構成図
- 【図8】Write APCおよびRead APC部の構成図
- 【図9】本発明を書換え型媒体に適用した場合の動作説

【図1】

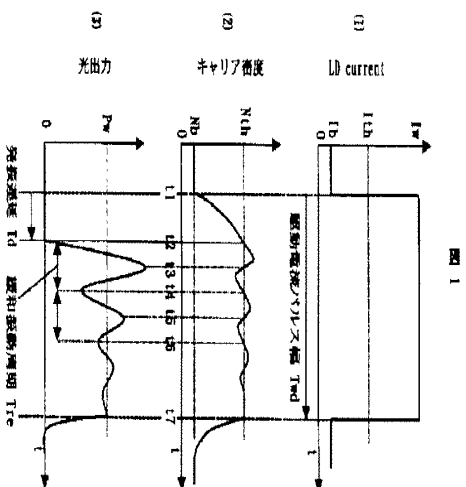


図 1

明図  
【図10】本発明を追記型媒体(DVD-R)に適用した場合の動作説明図

【図11】本発明を追記型媒体(CD-R)に適用した場合の動作説明図

【図12】本発明をCAV記録に適用した場合の動作説明図

【図13】本発明の発振遅延と従来の記録電流パルスエッジ位置制御との組合せを説明する図

- 【符号の説明】
- 1...ライストラテジ部
- 2...記録電流lowレジスタ
- 3...記録電流lowレジスタ
- 4...ボトム駆動電流 $I_{b\_stp}$  parameters memory
- 5...ボトム駆動電流 $I_{b\_ecp}$  parameters memory
- 6...ボトム駆動電流 $I_{b\_fixed}$  レジスタ
- 7...ボトム駆動電流 $I_{b\_zero}$  レジスタ
- 8...セレクタ
- 9...HFM (High Frequency Module)
- 10...Write DAC
- 11...電流加算部
- 12...半導体レーザ
- 13...Front monitor Photo detector
- 14...I-V amp
- 15...Write APC部
- 16...Read APC部
- 9\_2...HFM AMP DAC
- 9\_4...発振器

【図3】

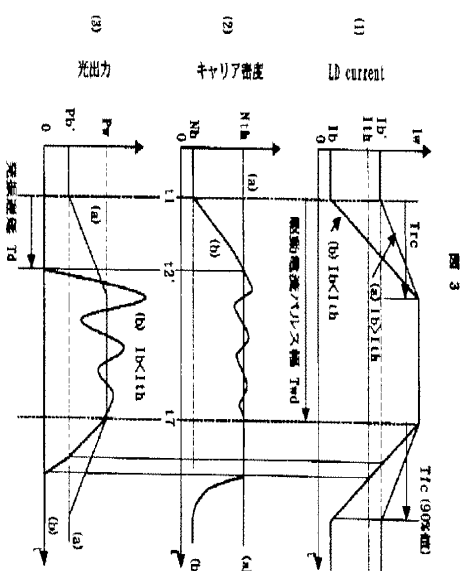
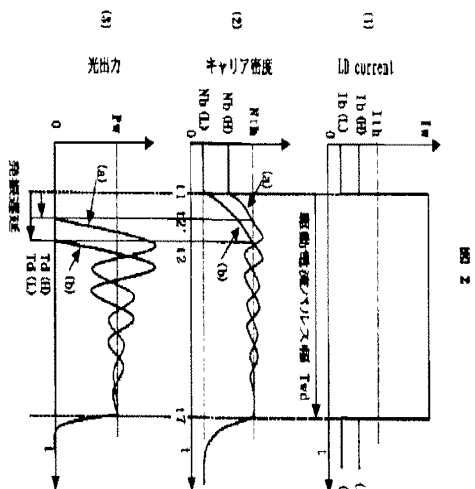
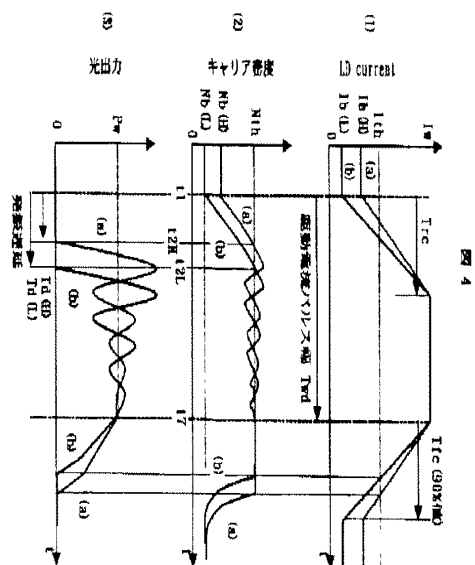


図 3

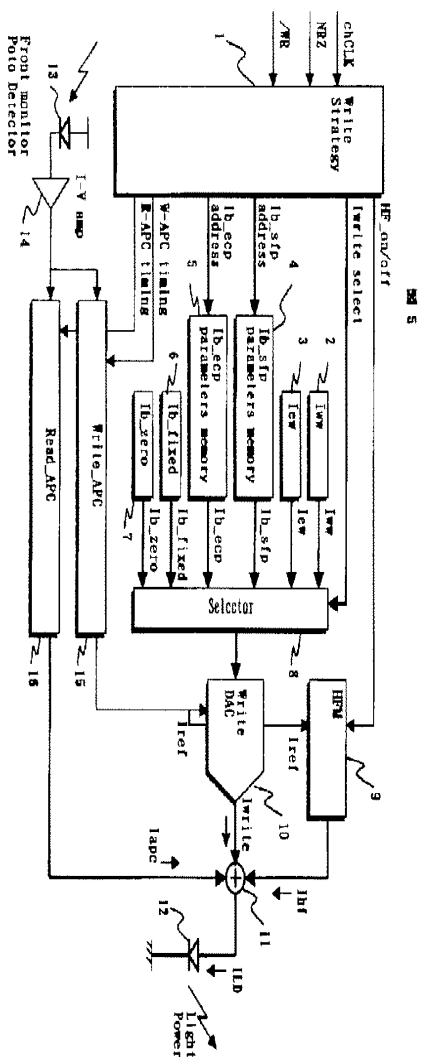
【 2】



【図4】



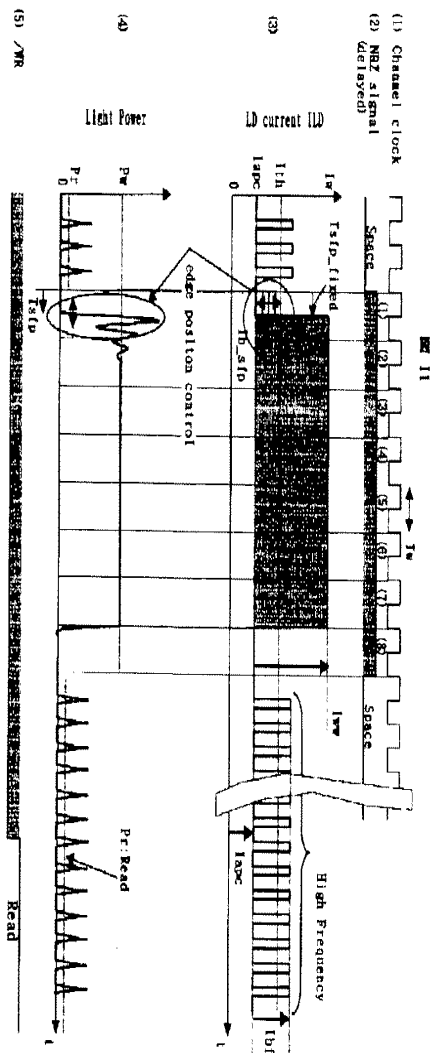
【圖 5】



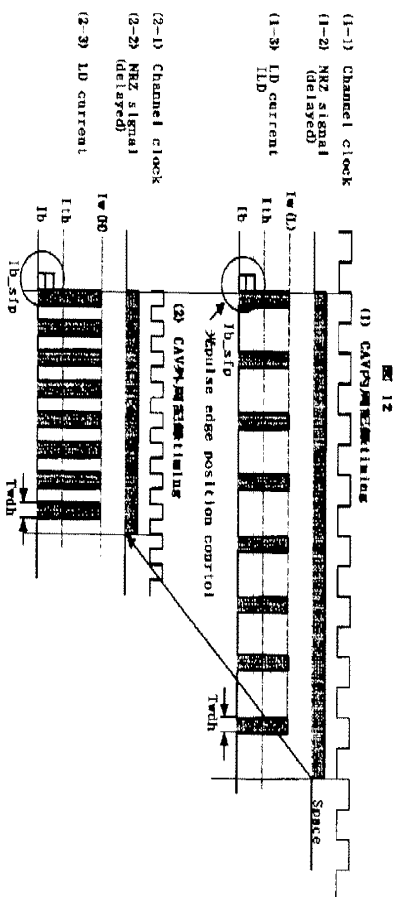




【図 1 1】



【図 1 2】



フロントページの続き

(72) 発明者 星野 隆司  
茨城県ひたちなか市稲田1410番地 株式会社  
日立製作所デジタルメディア製品事業部  
内

(72) 発明者 樽林 正明  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所デジタルメディア開発本  
部内

フターム(参考)  
5D090 AA01 BB04 CC01 EE02 KK05  
5D119 AA23 BA01 DA01 FA05 HA56  
5F073 BA05 EA14 GA12 GA24 GA25